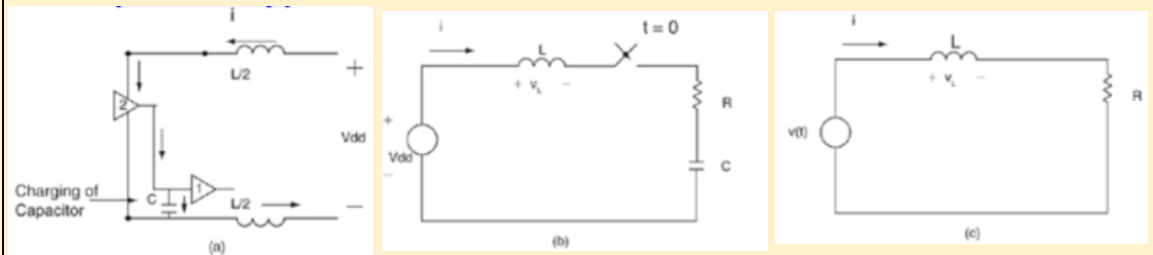


108 年中級電磁相容工程師能力鑑定-考試樣題公告

10808 版

科目	評鑑主題代碼	評鑑主題名稱	題目	
L21 高速數位 電路設計	L211	電源完整性(PI)	C	1
			C	2

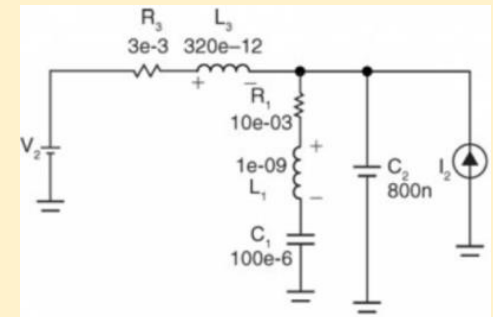


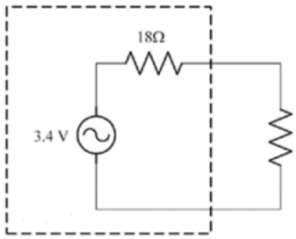
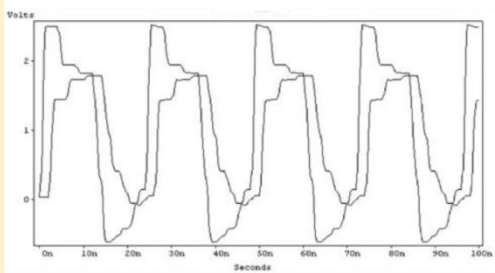
對任何 IC 元件而言，都有核心(Core)與輸入(I/O)兩種電路需要供電運作，其中核心電路於切換期間(圖 a)，可以等效為電路(b)與(c)，針對此種狀態切換過程之等效電路，其中 R 為導通時之電阻、C 為需要充電之接收電路的輸入電容、而 L 則為電源與接地路徑之總電感。當 L/R 對 RC 沒有影響時，等效電路可進一步簡化為圖(c)。若狀態切換之上升時間為 t_r ，則在 $t > t_r$ 時，跨越電感 L 的最大電壓 $v_{Lmax} = \Delta v$ 可簡化為 $(V_{dd} \times L)/(R \times t_r)$

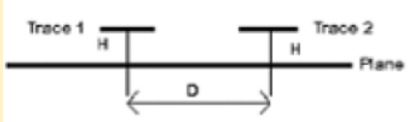
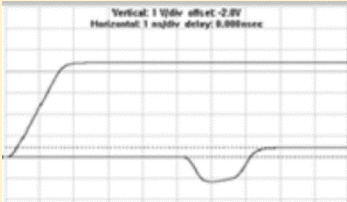
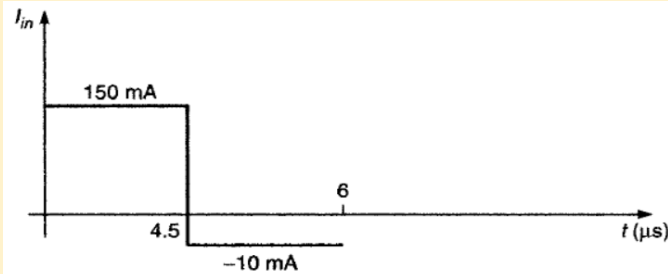
若需要充電的 IC 總電容為 10 nF、所有電晶體導通時之並聯電阻為 0.1Ω ，則以下何者為上升時間 $t_r = 1$ ns 時，跨越電感 L 的最大壓降 $v_{Lmax} = \Delta v$ 為 V_{dd} 之 10 %，所要求的電感 L 其值約為？

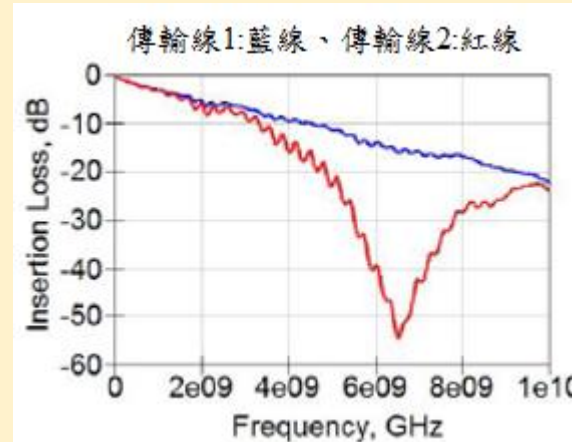
(A) 0.1 nH；(B) 0.05 nH；(C) 0.01 nH；(D) 0.005 nH

若有一電路與其電源分配網路(PDN)如上圖所示，其供應電壓 $V_2 = 2V$ ，從電源至電容間之分散電阻與電感分別為 $3\text{ m}\Omega$ 與 320 pH ，而 $C = 100\text{ }\mu\text{F}$ 之去耦合電容有以下的寄生參數：等效串聯電阻(ESR) = $10\text{ m}\Omega$ 、等效串聯電感(ESL) = 1 nH ，若其電路之負載晶片的電容值為 800 nF 時，則該去耦合



					電容的共振頻率為何？ (A) 5 MHz；(B) 1 MHz；(C) 0.5 MHz；(D) 0.1 MHz
			簡答題	3	請簡要說明通常在高速數位訊號傳輸時，有那些主要因素會造成參考電壓之不確定性？ *正確解答： (1) I/O 所需之電源傳送供應位準 (2) 非理想之電流返回路徑 (3) 瞬時同步切換之雜訊 (SSN)
	L212	訊號完整性(SI)	D	4	針對傳輸線阻抗匹配效應之模擬分析，若有一驅動之戴維寧等效電路如左下圖之虛線方框所示，其脈波於狀態”High”與”Low”之持續時間各為 12ns 之方波，在狀態”High”時之輸出阻抗約為 $18\ \Omega$，而其右側電阻則代表負載或脈波輸出時之瞬時傳輸線特性阻抗，若傳輸線之特性阻抗為 $50\ \Omega$，其傳輸(延遲)時間為 2 ns，若訊號源端與遠端負載之電壓波形如右下圖所示時，則遠端負載為？   (A) $18\ \Omega$；(B) $50\ \Omega$；(C) $75\ \Omega$；(D) $150\ \Omega$
			B	5	當有兩條相鄰訊號走線，其中有訊號電流在一走線傳送時，則該走線稱為驅動線(Driven Line)，而該電流將會耦合至稱為受害線(Victim Line)之相鄰走線，當下圖左為 PCB 電路板之電路佈線組態，而下圖右為驅動訊號與受擾線串音波形，何者敘述有誤？

					  (A)串音波形為反向(Backward)串音；(B)串音波形為順向(Forward)串音；(C)串音波形位準與 H 平方成正比；(D)串音波形位準與 D 平方成反比
			B	6	在長距離傳輸中，眼圖出現明顯衰減，此時哪一項改善眼圖品質的措施，最容易造成 EMI 問題？ (A) Equalizer；(B) Pre-emphasis；(C)增加信號振幅；(D)改善阻抗匹配
	L213	量測儀器與量測技術	C	7	時域反射儀(TDR)為用以判定傳輸線特性之儀器，其係透過發射脈波訊號於傳輸線後，再藉由記錄經阻抗不連續處之反射脈波與傳輸延遲時間進行分析，因此尤其適合偵測傳輸線上不完美之效應與位置；若現在以類似觀念但利用簡易之 12 V 電池(其內阻 $R_s = 0$)，連接至未知長度之傳輸線，然後再以電阻終接，如果該傳輸線上於 $6\mu s$ 期間之電流波形如下圖所示時，則傳輸線的特性阻抗約為？  (A) 30Ω；(B) 50Ω；(C) 80Ω；(D) 100Ω
			A	8	針對高速電路之訊號完整性分析，常會利用網路分析儀進行量測，若有兩傳輸線其插入損耗 S21 量測之頻率響應結果如下圖所示時，其中較平滑之曲線主要係對應傳輸線 1 材料損耗，則另一有大幅掉落之插入損耗曲線對應之傳輸線 2 特性為何？



(A) 1/4 波長短株(Short stub)共振；(B)耦合至其他共振結構或電路；(C)一段終端短路之 50Ω 傳輸線；(D)傳輸線路徑上有多處之阻抗不連續反射

A

9

若訊號產生器輸入一個上升時間 50 psec 的步階訊號進入 Cable，並在示波器上得到輸出的步階訊號上升時間為 100 psec。請問這條 Cable 的頻寬為何？(已知 Bandwidth=0.35/rise time)
(A)4GHz；(B) 6GHz；(C) 5GHz；(D) 2GHz

簡答
題

10

已知一長度為 6 inch 傳輸線之單位長度電感及電容分別為 0.9nH/in 及 0.36pF/in。試問：

(1) 特性阻抗 Z_0 = ?

(2) 傳播延遲 TD= ?

*正確解答：

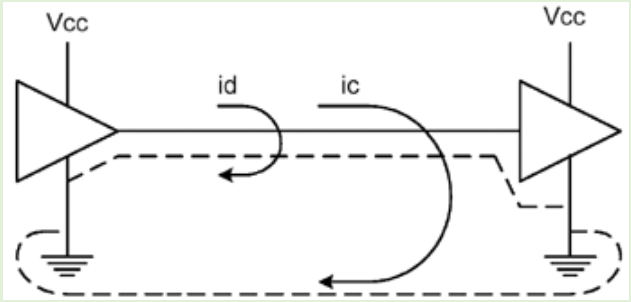
(1)

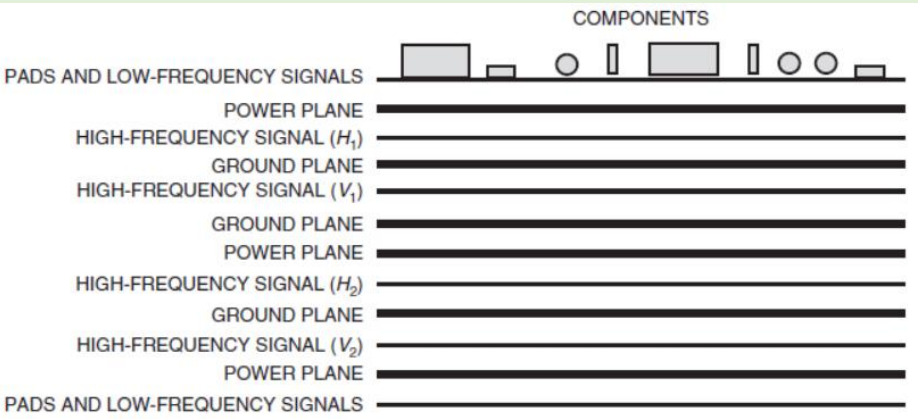
$$Z_0 = \sqrt{\frac{L}{C}} = \sqrt{\frac{0.9n}{0.36p}} = 50$$

(2)

$$TD = \frac{\ell}{v_p} = 6 \cdot \sqrt{0.9n \times 0.36p} = 108ps$$

L22 數位無線系統整合設計實務	L221	數位電路之 EMI 設計與改善技術	C	1	有一 100 MHz 之雜訊電流饋入至電晶體放大器之輸入端，該放大器之輸入阻抗於 100 MHz 時為 $60 \angle 0^\circ \Omega$ ，若以一電容器作為濾波器而跨接於放大器輸入端，則要讓雜訊電流分流 60% 以抑制雜訊，則該分流電容器之值應約為： (A) 5 pF；(B)10 pF；(C)20 pF；(D)30 pF
			D	2	一般對於輻射電磁場之屏蔽，除了利用集膚效應 (Skin Effect)對電磁波能量加以衰減外，也常會藉由自由空間與屏蔽材料之阻抗不連續，予以反射與阻隔，其中材料之本質阻抗如下面公式所示，其中 f 為頻率，針對不同頻率選擇屏蔽材料之導電率、介電係數與導磁係數，來有效進行反射屏蔽，則針對導電率 $\sigma = 0.1 \times 5.8 \times 10^6$ S/m、相對導磁係數 $\mu_r = 1000$ 之 SAE1045 型鋼材，其於 30 MHz 時之本質阻抗約為： $\hat{\eta} = \sqrt{\frac{j\omega\mu}{\sigma + j\omega\epsilon}} \quad \cong \quad \sqrt{\frac{j\omega\mu}{\sigma}}$ (A) 0.1 Ω ；(B) $0.1 \angle 45^\circ \Omega$ ；(C) 0.2 Ω ；(D) $0.2 \angle 45^\circ \Omega$
			D	3	一般波導或導波管，係利用其高通(High-Pass)特性對低於其截止頻率(Cutoff Frequency)之電磁波能量予以衰減，若有一波導或導波管之截面積尺寸為 100 mils (9.3 mm) x 100 mils (9.3 mm)，則其可衰減之頻率範圍約從 DC 直流至何頻率？ (A) 18 GHz；(B) 34 GHz；(C) 47 GHz；(D) 60 GHz
			B	4	Jitter 分析中，ISI jitter 一般與哪一類 jitter 最可能相關？ (A) Random jitter (B) Data-dependent jitter (C) Duty cycle jitter (D) Periodic jitter
	L222	數位電路與射頻電路之系統整合設計與效能改善技術	D	5	要瞭解筆記型電腦上各種高速數位模組與傳輸線產生的雜訊對天線之雜訊耦合，以及對無線通訊干擾影響的嚴重性，可以透過一般對數位資訊產品 3m 測試距離之 EMI 限制值要求，以及對於無線產品內數位雜訊對 3 cm 距離之天線或射頻接收器靈敏度的分析進行比較。若於 3m 測試距離時，FCC 法規對 EMI 對頻率為 2.5 GHz 且頻寬為 1 MHz 之產品輻射干擾要求為 54 dB μ V/m，當 2.5 GHz 的無線網路

					802.11 b/g (11 Mbps)於頻寬 20 MHz、其所要求之靈敏度為-86 dBm 時，則於其天線或射頻接收器外 3 cm 處 1MHz 頻寬之最大容許雜訊位準為多少 dBm? (A) -13 dBm；(B) -54 dBm；(C) -73 dBm；(D) -86 dBm
L223	PCB 設計技術	B	6	如下圖所示之訊號傳輸過程中，除了正常功能之差模訊號電流 i_d 外，一般幾乎都會因為 PCB 電路板走線結構之寄生效應而產生影響電磁干擾問題之共模訊號電流 i_c，有關控制共模雜訊問題，以下敘述何者有誤？  The diagram shows two inverters connected by a horizontal signal line. The left inverter has its input and output connected to ground. The right inverter has its input connected to ground. A solid line with an arrow labeled i_d represents the differential signal current. A dashed line with an arrow labeled i_c represents the common-mode current. The common-mode current i_c is shown as a loop that goes from the signal line to the ground plane and back to the signal line, indicating a parasitic effect. (A)透過緊鄰之電源平面與接地平面可大幅減少迴路面積，進而降低共模問題；(B)由於 PCB 內層之帶線(Stripline)訊號走線之串音耦合較明顯，故關鍵與危險走線應避免帶線形式；(C)維持每一條走線都有完整且連續之參考平面；(D)盡量減少與高速訊號走線相關之短株(Short stub)走線或額外長度	
		B	7	對於一般之數位類比轉換器(A/D Converter)混合訊號元件，要確保其良好之 EMC 設計特性，其類比接地 AGND 與數位接地 DGND 之接腳應連接至下述何處？ (A)均連接至數位接地區；(B)均連接至類比接地區；(C)分別連接至各自之數位或類比之接地區；(D)以上皆非	

			C	8	以下哪一種因子與電源分佈網路 (PDN)的 AC spec.較無關？ (A)Dynamic noise；(B)Consumption current；(C) IR drop；(D) Timing impact
			簡答題	9	請簡要說明下圖所示之 12 層板 PCB 堆疊架構，可以滿足哪幾種基本之多層板 PCB 設計目標？  *正確解答： 可以滿足所有以下六種多層 PCB 堆疊之設計目標: (1) 每一訊號層應鄰接一參考平面；(2) 訊號層與其相鄰之參考平面應有緊密耦合；(3) 電源平面與接地平面應緊密耦合；(4) 高頻訊號應埋於平面間予以屏蔽；(5) 希望有多重接地平面；(6) 彼此正交之訊號走線應參考至同一平面。
			簡答題	10	關於 Thru-Reflection-Line (TRL)校正手法， (1) Line 長度可適用的頻率範圍在該頻率下的多少電氣長度內? (2) 請提出此校正手法的設計困難點為何? *正確解答： (1) 20-160 度 (2) a. 對於低頻段的需求線長太長；b.校正器自備不易；c.窄頻寬；d. BW 越寬，校正器越多